

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-064103

(43)Date of publication of application : 07.03.1997

(51)Int.Cl.

H01L 21/60

H01L 21/56

H01L 23/29

H01L 23/31

(21)Application number : 07-308798

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 28.11.1995

(72)Inventor : MENYA KAZUNORI
OBAYASHI TAKASHI
SAKURAI WATARU
HARADA MITSURU
BESSHO YOSHIHIRO

(30)Priority

Priority number : 07 12779
07144373Priority date : 30.01.1995
12.06.1995

Priority country : JP

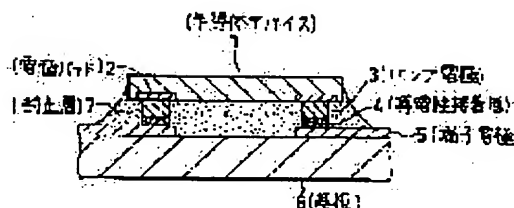
JP

(54) MOUNTING BODY OF SEMICONDUCTOR DEVICE, MOUNTING METHOD THEREOF AND SEALING MATERIAL FOR MOUNTING THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To improve reliability and productivity by enhancing the fluidity of a sealing material used for flip-chip mounting employing conductive adhesives.

SOLUTION: The mounting body of a semiconductor device is realized by fitting the semiconductor device 1 with electrode pads 2, a substrate 6 with terminal electrodes 5, bump electrodes 3 formed to parts of the electrode pads 2, conductive adhesive layers 4 having flexibility, and a sealing layer 7 constituted by curing a composition having viscosity of 100Pa.s or less and a thixotropy index of 1.1 or less. A substance mainly comprising a resin binder containing polyepoxide, an acid anhydride and a rheology modifier and fillers and having a function inhibiting the interaction of a free acid in the acid anhydride and polar groups on the surface of the fillers as the rheology modifier is used as the composition. Since the sealing layer quickly burying narrow voids without generating bubbles is formed by improving the fluidity of the sealing material, reliability and productivity are enhanced.



LEGAL STATUS

(19)日本国特許庁 (J P)

(12) 特 許 公 報 (B 2)

(11)特許番号

特許第3093621号
(P3093621)

(45)発行日 平成12年10月3日(2000.10.3)

(24)登録日 平成12年7月28日(2000.7.28)

(51)Int.Cl.⁷
H 0 1 L 21/60
21/56

識別記号
3 1 1

F I
H 0 1 L 21/60
21/56
3 1 1 S
E

請求項の数6(全14頁)

(21)出願番号 特願平7-308798
(22)出願日 平成7年11月28日(1995.11.28)
(65)公開番号 特開平9-64103
(43)公開日 平成9年3月7日(1997.3.7)
審査請求日 平成10年7月3日(1998.7.3)
(31)優先権主張番号 特願平7-12779
(32)優先日 平成7年1月30日(1995.1.30)
(33)優先権主張国 日本(J P)
(31)優先権主張番号 特願平7-144373
(32)優先日 平成7年6月12日(1995.6.12)
(33)優先権主張国 日本(J P)

早期審査対象出願

前置審査

(73)特許権者 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72)発明者 面屋 和則
大阪府門真市大字門真1006番地 松下電
器産業株式会社内
(72)発明者 大林 孝志
大阪府門真市大字門真1006番地 松下電
器産業株式会社内
(72)発明者 桜井 渡
大阪府門真市大字門真1006番地 松下電
器産業株式会社内
(74)代理人 100077931
弁理士 前田 弘

審査官 川真田 秀男

最終頁に続く

(54)【発明の名称】 半導体装置の実装方法

1

(57)【特許請求の範囲】

【請求項1】 端子電極を有する基板上に電極パッドを有する半導体装置を搭載するようにした半導体装置の実装方法であって、

上記半導体装置の電極パッドにパンプ電極を形成する第1の工程と、

上記パンプ電極の先端付近に導電性接着剤を付着させる第2の工程と、

上記パンプ電極と基板の端子電極とを位置合わせして半導体装置を基板上に設置し、上記導電性接着剤を介して半導体装置のパンプ電極と基板の端子電極とを電気的に接続する第3の工程と、

粘度が100Pa・s以下でチクソトロピー指数が1.1以下である組成物からなる封止材を調整する第4の工程と、

2

上記封止材を上記半導体装置と基板との間隙に充填する第5の工程と、

上記封止材を硬化させて、上記半導体装置と基板とを機械的に接合する第6の工程とを備えたことを特徴とする半導体装置の実装方法。

【請求項2】 請求項1記載の半導体装置の実装方法において、

上記第4の工程では、上記組成物として、ポリエポキシド、カルボン酸無水物、レオロジー改質剤及び潜在性硬化触媒を少なくとも含む樹脂バインダーと、絶縁性物質からなる充填材とを主成分する組成物を使用し、

上記レオロジー改質剤は、上記カルボン酸無水物中の遊離酸と上記充填材表面上の極性基との相互作用を阻害する機能を有することを特徴とする半導体装置の実装方法。

【請求項3】 請求項1記載の半導体装置の実装方法において、

上記第1の工程では、上記半導体装置のバンプ電極として、2段突起状のスタッドバンプ電極を形成することを特徴とする半導体装置の実装方法。

【請求項4】 請求項1記載の半導体装置の実装方法において、

上記第5の工程では、封止材を室温条件下で流し込むことを特徴とする半導体装置の実装方法。

【請求項5】 請求項1記載の半導体装置の実装方法において、

上記第5の工程では、封止材を減圧条件下で流し込むことを特徴とする半導体装置の実装方法。

【請求項6】 請求項1記載の半導体装置の実装方法において、

上記第4の工程では、まずカルボン酸無水物と充填材の一部とを混合し、この混合物をエージングした後、ポリエポキシド及び充填材の残部を加えることを特徴とする半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、導電性接着剤を介してフリップチップ実装方式により半導体装置を基板上に搭載し、かつ樹脂封止層を介して基板と半導体デバイスとを機械的に接続してなる半導体装置の実装体及びその実装方法に関する。

【0002】

【従来の技術】従来、半導体デバイス等の電子部品の接続端子と基板上の回路パターンとの端子電極との接続には、一般にはんだ付けが用いられてきた。しかし、昨今、半導体パッケージ等が小型化されるに加えて、接続端子数の増加等により接続端子間が狭くなってきている。このため、接着部の面積が大きい従来ののはんだ付けで対処できなくなっている。

【0003】そこで、最近ではチップの能動素子面を下方に向けた状態で基板上の端子電極に直付け（フリップチップ実装）して実装面積の効率化を図る試みが盛んになってきている。このフリップチップ実装方式には数々の提案がなされ実施されているが、以下にその代表例について紹介する。

（1） はんだ等の低融点金属接合

図8に示すように、半導体デバイス1の電極パッド2上に、はんだバンプ電極8を設け、基板6上の端子電極5と位置合わせした後はんだを熔融させ半導体デバイス1と基板6とを電氣的に接続する。これと類似の方法として、図9に示すように、金のバンプ電極3を形成し、バンプ電極3と基板6上の端子電極5との間に低融点金属のメッキ層例えばインジウムめっき層9を形成し、このインジウムめっき層9の低融点金属を熔融させて電氣的に接続させた後、半導体デバイス1と基板6とを封止層

10を介して機械的に接合する方法も提案されている。

（2） 封止樹脂の硬化収縮応力による接合

図10に示すように、半導体デバイス1の電極パッド2に金のバンプ電極3を設け、半導体デバイス1上のバンプ電極3と基板6上の端子電極5とを位置合わせした状態で、半導体デバイス1と基板6との間隙に封止材を充填した後、封止材を硬化させて封止層12を形成し、封止層12の硬化収縮力によりバンプ電極3と端子電極5との間に圧縮応力を生ぜしめて両者を電氣的に接続すると同時に、半導体デバイス1と基板6とを機械的に接合する。なお、接続信頼性を高めるため、図10に示すごとく端子電極5の上に金めっき層11が形成される場合がある。

（3） 異方導電性接着剤による接合

図11に示すように、半導体デバイス1の電極パッド2に金で構成されるバンプ電極3を設け、半導体デバイス1と基板6との間隙に、バインダー中に導電粒子を分散させた異方導電性接着剤を充填し、加圧した状態で加熱して異方導電性接着剤を硬化させて異方導電性接着層13を形成することにより、バンプ電極3と基板6上の端子電極5とを電氣的に接続すると同時に、半導体デバイス1と基板6とを機械的に接合する。

（4） 導電性接着剤による接合

図12に示すように、半導体デバイス1の電極パッド2に金で構成されるバンプ電極3を設け、バンプ電極3に導電性接着剤を転写し、バンプ電極3と基板6上の端子電極5とを位置合わせしてから導電性接着剤を硬化させることにより、導電性接着層4を介してバンプ電極3と端子電極5とを電氣的に接続する。その後、半導体デバイス1と基板6との間隙に封止材を充填し、これを硬化して封止層7を形成することにより、半導体デバイス1と基板6とを機械的に接合する。この封止材としては、クレゾールノボラック型エポキシ樹脂及びノボラック型フェノール樹脂（硬化剤）を含む樹脂バインダーと絶縁性粒子からなる充填材とを主成分とする組成物が一般的に用いられている。

【0004】

【発明が解決しようとしている課題】しかしながら、上記各実装方式に関しては、それぞれ以下のような問題があった。

【0005】実装方式（1）及び（2）については、半導体デバイスと基板との膨張係数の差によって発生する熱応力を緩和させることが困難な構造であるため、広範囲の温度域にわたって接続安定性が求められる用途には限界がある。

【0006】実装方式（3）については、異方導電性接着剤中の樹脂バインダーに可撓性の高い樹脂材料を用いることで熱応力の緩和が可能になるが、その場合、バインダーの吸湿性が高まるため高湿度環境下での接続安定性が問題になる。またバインダーの熱膨張率を半導体デ

5

パイスや基板に合わせることで熱応力の緩和が可能であるが、その場合には、低膨張率の充填材が多量に含まれるため初期の接続信頼性が悪化する虞れがある。

【0007】実装方式(4)については、導電性接着剤に可撓性を持たせ封止材の熱膨張率を半導体デバイスと基板とに適合させることで熱応力の緩和ができる。従って、この実装方式(4)は、上記フリップチップ実装方式中の各方式の中でも有望な方式であるといえる。

【0008】しかしながら、上記実装方式(4)においても、上述の如きクレゾールノボラック型エポキシ樹脂とノボラック型フェノール樹脂等とを混合した組成物からなる封止材は粘度が高く、また熱膨張率を半導体デバイスと基板とに合わせるには封止材中の充填材量の比率を高めざるを得ず結果的に封止材が高粘度になってしまう。このため、封止材を半導体デバイスと基板との間に充填する際、封止材を70~80℃以上に加熱して粘度を低下させる必要があった。その結果、生産性が悪く、かつ温度上昇時における熱膨張率差に起因する熱応力によって封止材封入時に導電接続部が損傷を受け接続信頼性が低下するという問題があった。

【0009】一方、室温下で非常に低粘度であるポリエポキシドと酸無水物を主成分とする樹脂バインダーを封止材として用いることも考えられる。しかし、この樹脂バインダーに熱膨張率を低くするため多量の充填材を添加すると、封止材の粘度は低いがチクソトロピー指数が高くなってしまふ。この結果、半導体デバイスと基板との間に封入できない、あるいは封入できても多量の気泡を抱き込み、この気泡によって硬化した封止材の熱膨張等が場所によって不均一になり、接続信頼性を低下させるという問題があった、そのため、ポリエポキシドと酸無水物とからなる樹脂をバインダーとする封止材は実用性に乏しかった。

【0010】本発明の目的は、封止材の良好な封止特性を得るために必要な粘度とチクソトロピー特性の限界を究明し、かかる粘度とチクソトロピー特性を満足する封止材を用いることにより接続信頼性及び生産性の高い半導体装置及びその実装方法を提供することにある。

【0011】

【課題を解決するための手段】本発明の発明者は、従来材料が封止材として利用困難な理由が、粘度だけでなく封止材のチクソトロピー指数が高いことにあることを究明した。例えば、ポリエポキシドと酸無水物とを含む樹脂バインダーでは、酸無水物の中の遊離酸と充填材表面上の極性基との相互作用によって流動性が阻害されていることを究明した。そして、この究明された事実に鑑み、上記目的を達成するために、以下の手段を講じている。

【0012】本発明が講じた手段は、フリップチップ実装方式において、封止材として、粘度が100Pa・s以下でチクソトロピー指数が1.1以下である組成物を

6

使用し、これを硬化して得られる封止層により半導体装置と基板とを機械的に接続することにある。

【0013】本発明に係る半導体装置の実装方法は、端子電極を有する基板上に電極パッドを有する半導体装置を搭載するようにした半導体装置の実装方法であって、上記半導体装置の電極パッドにパンプ電極を形成する第1の工程と、上記パンプ電極の先端付近に導電性接着剤を付着させる第2の工程と、上記パンプ電極と基板の端子電極とを位置合わせして半導体装置を基板上に設置し、上記導電性接着剤を介して半導体装置のパンプ電極と基板の端子電極とを電気的に接続する第3の工程と、粘度が100Pa・s以下でチクソトロピー指数が1.1以下である組成物からなる封止材を調整する第4の工程と、上記封止材を上記半導体装置と基板との間隙に充填する第5の工程と、上記封止材を硬化させて、上記半導体装置と基板とを機械的に接合する第6の工程とを備えている。

【0014】この方法により、低粘度(100Pa・s以下)で低いチクソトロピー指数(1.1以下)を有する封止材を使用しているため、実装工程における封止材の注入時に間隙に速やかにかつ気泡を生じることなく小さな間隙にも十分浸透し、また注入温度を低くすることも可能となる。したがって、実装された半導体装置—基板間の密着性及び耐熱衝撃性を初めとする電気的接続信頼性が向上するとともに、実装に要する時間も短縮される。

【0015】上記半導体装置の実装方法において、上記第4の工程では、上記組成物として、ポリエポキシド、カルボン酸無水物、レオロジー改質剤及び潜在性硬化触媒を少なくとも含む樹脂バインダーと、絶縁性物質からなる充填材とを主成分する組成物を使用することができ、上記レオロジー改質剤に、上記カルボン酸無水物中の遊離酸と上記充填材表面上の極性基との相互作用を阻害する機能をもたせることが好ましい。

【0016】この方法により、第5の工程における封止材の粘度とチクソトロピー指数とを低下させることができる。また、封止材の主成分に酸無水物硬化型エポキシ樹脂と絶縁性物質等との熱膨張率が小さいものを使用しているため、実装後の封止層に作用する熱応力が低減する。

【0017】上記半導体装置の実装方法において、上記第1の工程では、上記半導体装置のパンプ電極として、2段突起状のスタッドパンプ電極を形成することが好ましい。

【0018】この方法により、半導体装置のパンプ電極数を高密度に設けることが可能となり、第5の工程において、高密度に設けられたパンプ電極と基板上の端子電極との間に低粘度で低チクソトロピー指数の封止材が気泡を生じることなく小さな間隙にも十分行きわたる。したがって、高密度に実装された半導体装置と基板との電

10

20

30

40

50

氣的接続及び機械的接合の信頼性が向上する。

【0019】上記半導体装置の実装方法において、上記第5の工程では、封止材を室温条件下で流し込むことが好ましい。

【0020】この方法により、熱応力の低減により耐熱衝撃性が向上する等、電氣的接続信頼性が極めて高い半導体装置の実装体を得られる。

【0021】上記半導体装置の実装方法において、上記第5の工程では、封止材を減圧条件下で流し込むことが好ましい。

【0022】この方法により、生産性が向上するとともに、電氣的接続信頼性が極めて高い半導体装置の実装体を得られる。

【0023】上記半導体装置の実装方法において、上記第4の工程では、まずカルボン酸無水物と充填材の一部とを混合し、この混合物をエージングした後、ポリエポキシド及び充填材の残部を加えることができる。

【0024】この方法により、酸無水物中の遊離酸と充填材表面上の極性基との相互作用が緩和されるので、封止材の低粘度特性と低チクソトロピー特性とが実現する。

【0025】

【発明の実施の形態】以下、本発明の実施形態について、図面を参照しながら説明する。

【0026】図1は、実施形態に係る半導体装置の実装体を示す断面図であり、図2はその接続部付近を拡大詳示して示す部分断面図であって、この半導体装置の実装体は、上述のフリップチップ実装方式により形成されるものである。図1および図2において、符号1はLSIチップ等の半導体デバイスを示し、符号2は半導体デバイス1の一部に設けられた電極パッドを示す。符号3は金からなるバンプ電極を示し、符号4は特殊エポキシ樹脂と銀パラジウム(AgPd)、合金等の導電粉とを主成分とする組成物(導電性接着剤)で構成される導電性接着層を示す。符号6は半導体デバイス1を搭載するためのセラミック基板等の基板を示し、符号5は基板6上の端子電極を示す。符号7は、酸無水物硬化型エポキシ樹脂を主成分とする封止材で構成される封止層を示す。この封止材7は、硬化前の流動状態でチクソトロピー指数が1.1以下で粘度が100Pa・sのものをを用い、半導体デバイス1-基板6間にこの封止材を毛管現象を利用して注入した後、硬化させたものである。ただし、チクソトロピー指数とは、ずり速度を ϵ 、粘度を η としたときに、 $\Delta\eta/\Delta\epsilon$ で表される指標であり、ここでは、ずり速度が2(1/sec)~20(1/sec)のときの値を示す。

【0027】また、図3は、いわゆるスタッドバンプ電極を用いたフリップチップ実装方式により形成される半導体装置の実装体を示す断面図である。図3に示す半導体装置の実装体は、基本的には上記図1に示す半導体装

置の実装体とはほぼ同じであるが、図3に示す半導体装置の実装体では、図1に示すバンプ電極3の代わりに2段突起状のスタッドバンプ電極14を用いている点のみが異なる。このように、スタッドバンプ電極14によるフリップチップ実装体を採用することにより、後に詳述するように、より多数の電極パッドを高い密度で設けた半導体デバイスにも対応し得る利点がある。

【0028】次に、図3に示すスタッドバンプ電極14を用いたフリップチップ実装工程について、図4(a)~(e)及び図5を参照しながら説明する。図4(a)~(e)は、フリップチップ実装工程における半導体装置の実装体の変化を示す断面図であり、図5はフリップチップ実装工程の流れを示すフローチャート図である。以下、図5に示す各ステップに沿って、実装工程を説明する。

【0029】まず、ステップST1で、Auワイヤを用いて半導体デバイス1(LSIチップ)の各電極パッド2にスタッドバンプ電極14を形成し、ステップST2で、各スタッドバンプ電極14で平坦面を押圧するレベリング工程を行なって各スタッドバンプ電極14の先端面の位置を揃える。

【0030】次に、ステップST3で、図4(a)~(c)に示すように、この半導体デバイス1を、スタッドバンプ電極14側を下方に向けた状態で、導電性接着剤4aが塗布された基板20の上方に位置させ、その状態から下降させて、スタッドバンプ電極14を導電性接着剤4a中に浸漬した後、半導体デバイスを上方に引き上げ、各スタッドバンプ電極14に導電性接着剤4aを一括して転写する。

【0031】次に、ステップST4、ST5で、図4(d)に示すように、多数の端子電極5が設けられたセラミック基板6の上に半導体デバイス1を搭載する。このとき、半導体デバイス1の各スタッドバンプ電極14と基板6上の各端子電極5とをそれぞれ位置合わせし、加熱により導電性接着剤を硬化させて、導電性接着層4を形成する。これにより、半導体デバイス1のスタッドバンプ電極14と基板6の端子電極5とを電氣的に接続する。

【0032】次に、ステップST6で、接続状態の検査を行ない、電氣的な接続状態が不良であれば(NGの時)、ステップST7でチップ(半導体デバイス)の交換を行なった後ステップST4に戻る一方、電氣的な接続状態が良好であれば(OKの時)、ステップST8に進む。

【0033】次に、ステップST8で、低粘度(100Pa・s以下)で低いチクソトロピー指数(1.1以下)を有する組成物からなる封止材を、室温下で半導体デバイス1と基板6との間隙に注入して接続部の樹脂封止を行なった後、ステップST9で、加熱して封止材中の樹脂バインダーを硬化させる。このとき、図4(e)

に示すように、封止層7が形成され、この封止層7により半導体デバイス1と基板6とを機械的に接合する。

【0034】その後、ステップST10で、最終検査を行なって、フリップチップ実装工程を終了する。

【0035】上記フリップチップ実装工程で使用される封止材は、低粘度で低チクソトロピー指数であるため、室温程度の低温でも封止材の注入が速やかに行なわれるとともに、小さな間隙にも封止材が十分行き渡る。したがって、封止のために要する時間が短縮されるとともに、導電性接着剤4を介して接続されている接合部の接続信頼性を保持できる。さらに、封止材は、流動性を改質した酸無水物硬化型エポキシ樹脂とヒューズドシリカ等の充填材とを主成分とする組成物であるので、硬化後の熱膨張率も低いという特性を有する。このように、封止層7の熱膨張率が低いため、半導体デバイス1を構成するシリコン基板と、基板6を構成する例えばアルミナ基板との熱膨張率差から発生する熱応力を抑制できる。また、このようなエポキシ系樹脂で構成される封止材は耐熱性が高くかつ接着強度が高いため、高温高湿環境下でも安定な接続信頼性を達成できる。

【0036】なお、導電性接着剤4は高い可撓性を有しているため熱応力を緩和させることができ、接続安定性が向上する。

【0037】以上のように、上述のフリップチップ実装工程によれば、半導体デバイス1と基板6とを極めて信頼性高く安定に接続することが可能になる。

【0038】なお、実施形態においてはバンプ電極3を金としたが、その材質は金に限定されるものではなく、例えば銅等の他の金属により形成してもよい。また、バンプ電極の形状は特に上述のようなスタッドバンプ電極に限定されるものではなく、一般にフリップチップ実装に用いられているものであれば適用できる。ただし、図3及び図4(a)～(e)に示すようなスタッドバンプ電極を使用することにより、導電性接着層4の横方向への広がりを抑制し得るので、実装密度の大幅な向上を図ることができる。

【0039】また、導電性接着剤4の材質は、エポキシ系に限らず、可撓性を有するものであれば材質は問わない。例えば、SBR、NBR、IR、BR、CR等のゴム系、アクリル系、ポリエステル系、ポリアミド系、ポリエーテル系、ポリウレタン系、ポリイミド系、シリコン系等を用いることができる。導電性接着剤に含まれる導電粉の材質としては、一般に用いられているものであれば何でもよく、例えば銀、金、パラジウム等の貴金属粉、ニッケル、銅等の卑金属粉、はんだ、銀パラジウム等の合金粉、銀めっき銅粉のような複合粉、さらにカーボンのような導電性を有する非金属粉等が使用できる。これらの導電粉は単独でも2種以上の混合でも使用可能である。またこれら導電粉はその粒径、形状は特に限定されるものではない。

【0040】一方、封止材は主に樹脂バインダーと充填材から構成されるが、樹脂バインダーとしてはポリエポキシドと酸無水物とレオロジー改質剤とを必須成分にしている。ここで使用される樹脂バインダー中のポリエポキシドは、特に成分として限定はなく、通常エポキシ化合物、エポキシ樹脂と呼称されているものが用いられる。例えば図6に示す一般的な構造式で表されるビスフェノール型エポキシ樹脂や、ノボラック型エポキシ樹脂、グリシジルエーテル型エポキシ樹脂、グリシジルエステル型エポキシ樹脂、グリシジルアミン型エポキシ樹脂、脂環型エポキシ樹脂、ビフェニル型エポキシ樹脂、ナフタレン型エポキシ樹脂、スチレンオキシド、アルキルグリシジルエーテル、アルキルグリシジレステル等が挙げられる。これらは単独でも2種以上の混合物でも使用可能である。

【0041】また、ここで用いられる酸無水物としては、通常エポキシ化合物、エポキシ樹脂の硬化剤として用いられるものが使用できる。最も好ましい例としては、図7に示す一般構造式で表される構造を有するトリアルキルテトラヒドロフタル酸無水物がある。また、他の好ましい例として、メチルテトラヒドロフタル酸無水物や、メチルヘキサヒドロフタル酸無水物、メチルハイミック酸無水物等の環状脂肪族系でかつ25℃で液体であるものが挙げられるが、これらに限定されるものではない。これらは単独でも2種以上の混合物でも使用可能である。特に、上記のものを樹脂バインダーの主成分として用いることにより、非常に低粘度でかつ高耐熱性、高耐湿性、高密着性の封止材が得られる。

【0042】封止材の樹脂バインダーとしては上記必須成分の他に、耐熱性向上、耐湿性向上、密着強度向上、熱膨張率調整、レオロジー調整、反応性調整等を目的として第3のバインダー成分が必要に応じて添加されてもよい。

【0043】封止材中の充填材としては、平均粒径が1～50μmの粉体であれば構わないが、好ましい例として、シリカ、アルミナ等の酸化化合物や窒化アルミ等の窒化化合物、炭化珪素等の炭化化合物、硅化合物等、熱的に安定で低熱膨張率のものが望ましい。これらの充填材成分は2種以上の任意の組み合わせでも使用可能である。充填材の量としては、特に制限はないが、封止材全量に対し重量比で20～80%が好ましい。これらの充填材成分を使用することで、絶縁性に優れかつ熱応力の発生も小さい封止材が実現できる。

【0044】また、封止材の流動性を改質するレオロジー改質剤としては、酸無水物の中の遊離酸と充填材表面上の極性基との相互作用を断ち切り封止材のチクソトロピー指数を下げる作用を有するものならば、特に方法として限定はない。

【0045】好ましい例としては

(1) 酸無水物の一部と充填材とを予め混合してエージ

ング(100℃以下に加熱してのエージングでもよい)した後、ポリエポキシ化合物と残りの充填材及びその他の添加剤とを加え封止材を得る方法

(2) 酸無水物中の遊離酸を選択的に吸着する物質を封止材中に添加する方法

(3) 充填材表面上の極性基よりも強く遊離酸と相互作用を生じる物質(N-H基、O-H基等を含まないルイス塩基化合物等)を封止材中に添加する方法等が挙げられる。

【0046】ただし、ここでいうルイス塩基化合物には、3級アミン化合物、3級フォスフィン化合物、テトラブチルアンモニウムブロマイド等の4級アンモニウム塩、テトラブチルフォスニウムベンゾトリアゾラート等の4級フォスフォニウム塩、メラニンイミダゾール化合物等の窒素原子を環内に含む複素環化合物等がある。ただし、これらは例示であって、ルイス塩基化合物には極めて多数の物質があり、このようなルイス塩基化合物を単独あるいは複数種混合して使用することができる。

【0047】封止材の構成成分としてはこの他に必要に応じて溶剤、分散剤、レベリング剤等のレオロジー調整剤やカップリング剤等の密着性改良剤、硬化触媒等の反応調整剤が使用できる。

【0048】本発明に使用するアミン化合物等のルイス塩基化合物で構成されるレオロジー改質剤は、通常ポリエポキシドをカルボン酸無水物とを硬化させる際の硬化触媒としても使用されている。

【0049】ただし、当該レオロジー改質剤を封止材の硬化触媒として用いた場合、低温保管中でも反応が進行しゲル化するため、封止材は使用直前に混合して用いる2液性型にせざるを得ない。一方、LSI用の封止材は、充填材が多量に均一に分散されていなければならないため1液性型にすることが不可欠である。

【0050】つまり、本発明でいう所のレオロジー改質剤は、2液性封止材の硬化触媒には用いられるが、1液性封止材には用いられない。

【0051】一方、保管中にゲル化しない程度に添加量を低減して用いると、1液性封止材の硬化触媒として適用できないわけではないが、その場合には硬化促進機能が低すぎるので、実用的な硬化条件では高度の封止材硬化特性が得られない。

【0052】本発明の特徴は、1液性としての保存安定性と実用的な硬化促進機能とを併せもたせるための硬化触媒として潜在性硬化触媒を用い、アミンなどの通常2液性封止材の硬化触媒として用いられている物質をレオロジー改質剤として用いている点にある。このようなレオロジー改質剤は、硬化機能を発揮しない程度の微量であるが、界面特性を改善する機能を有する程度の量だけ添加されているわけである。

【0053】ただし、潜在性硬化触媒とは、熱等のエネルギーを付与することで、急激に触媒活性が高まる触媒をいい、通常、エネルギーが加わると溶融(液化)した

り、反応解離することで活性が高まるものである。

【0054】以上の観点から、封止材の組成及び封止材中の樹脂バインダーは、下記の組成比を有するものが好ましい。

【0055】

樹脂バインダー 80~25重量%

充填材成分 20~75重量%

ただし、樹脂バインダー中の成分であるポリエポキシド、カルボン酸無水物、硬化触媒及びレオロジー改質剤は、下記成分比を有することが好ましい。

【0056】

カルボン酸無水物/ポリエポキシド 0.8~1.1
当量比

硬化触媒/樹脂バインダー 0.3~3重量%

レオロジー改質剤/樹脂バインダー 0.02~0.3重量%

一方、基板6についてはアルミナなどのセラミック基板の他、メタルグレース基板、ガラス基板、ガラスエポキシ等の樹脂基板、ポリマーフィルム基板等のような材質の基板でも適用可能である。

【0057】なお、端子電極5の材質については別段の制限はない。

【0058】

【実施例】次に、上述のフリップチップ実装工程によって得られる半導体装置の特性を調べるために行なった具体的な実施例について説明する。

【0059】(実施例1)

上記図1に示す構造を有する半導体装置を、上記図4(a)~(e)に示す工程により形成する。その際、パンプ電極3は金めっきにより形成する。導電性接着剤4aは銀パラジウム粉と可撓性エポキシ樹脂を主成分とする組成物で構成し、120℃に加熱して硬化させる。さらに、下記表1に示す配合aの封止材を用い、150℃で封止材を硬化させる。

【0060】(実施例2)

図3に示すスタッドパンプ電極14を、半導体デバイス1の電極パッド2上に金を用いたワイヤーボンダーで形成する。その後の工程は、上記実施例1と同じ工程及び条件で行う。

【0061】(実施例3)

封止材の注入を減圧下で行う以外は、上記実施例1と同様の条件で、半導体デバイス1を基板6に実装する。

【0062】(実施例4)

封止材の組成を表1に示す配合bにする以外は、上記実施例2と同様の条件で、半導体デバイス1を基板6に実装する。

【0063】(実施例5)

基板6をガラスエポキシ基板に、封止材の組成を表1の配合cにする以外は、上記実施例2と同じ条件で半導体

デバイス1を基板6に実装する。

【0064】(実施例6)

基板6をガラスエポキシ基板に、導電性接着剤4中の導電粉を銀粉に、封止材の組成を表1の配合dにする以外は、上記実施例2と同じ条件で半導体デバイス1を基板6に実装する。

【0065】(実施例7)

基板6をガラス基板に、導電性接着剤4を銀粉とウレタン樹脂とを主成分とするものに、封止材の組成を表1の配合eにし、封止材の注入を減圧下で行なう以外は、上

【0066】(実施例8)

図1に示すパンプ電極3を、半導体デバイス1の電極パ

ッド2上に金メッキで形成する。その後の工程は、実施例7と同じ工程及び条件で半導体デバイス1を基板6上に実装する。

【0067】(比較例1)

封止材の組成を表1の配合fにするほかは実施例2と同じ条件で、半導体デバイス1を基板6に実装する。

【0068】(比較例2)

封止材の組成を表1の配合gにするほかは実施例2と同じ条件で、半導体デバイス1を基板6に実装する。

【0069】下記表1に、上記配合a～gの内容を示す。

【0070】

【表1】

配合a:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) ビスフェノールA型エポキシ樹脂 (エポキシ当量182) トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) 2-(2-メチルイミダゾリルエチル)-4, 6-ジアミノ トリアジン-イソシアヌル酸付加物 ジアザビスクロウンデセン ヒューズドシリカ	85phr 15phr 126phr 1.6phr 0.1phr 340phr
配合b:	トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) ヒューズドシリカ 上記2材料を混練し60℃10時間エージング その後下記材料を加える ビスフェノールF型エポキシ樹脂 (エポキシ当量162) ビスフェノールA型エポキシ樹脂 (エポキシ当量182) 2-(2-メチルイミダゾリルエチル)-4, 6-ジアミノ トリアジン-イソシアヌル酸付加物 1-シアノエチル-2-エチル-4-メチルイミダゾール	126phr 340phr 85phr 15phr 1.6phr 0.2phr
配合c:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) 脂環型エポキシ樹脂(ERL4221) ※ トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) アミキュアPN ※※ テトラブチルアンモニウムブロマイド ヒューズドシリカ	80phr 20phr 135phr 5phr 0.2phr 400phr
配合d:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) ビスフェノールA型エポキシ樹脂 (エポキシ当量182) トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) フジハードFXE1000 ※※※ テトラブチルフォスホニウムベンゾトリアゾラート ヒューズドシリカ	90phr 10phr 128phr 5phr 0.2phr 350phr
配合e:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) ナフタレン型エポキシ樹脂 (エポキシ当量148) トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) テトラヒドロフタル酸無水物 (酸無水当量166) トリフェニルフォスフィントリフェニルボレート テトラブチルフォスホニウムベンゾトリアゾラート ヒューズドシリカ	70phr 30phr 82phr 40phr 3.6phr 0.2phr 225phr
配合f:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) ビスフェノールA型エポキシ樹脂 (エポキシ当量182) トリアルキルテトラヒドロフタル酸無水物 (酸無水当量234) 2-(2-メチルイミダゾリルエチル)-4, 6-ジアミノ トリアジン-イソシアヌル酸付加物 ヒューズドシリカ	85phr 15phr 126phr 1.6phr 340phr
配合g:	ビスフェノールF型エポキシ樹脂 (エポキシ当量162) アルキル変成フェノール樹脂 (水酸基当量113) トリフェニルフォスフィン ヒューズドシリカ	100phr 70phr 0.6phr 255phr

※ : UCC社製
 ※※ : 味の素社製
 ※※※ : 富士化成社製

【0071】(比較例3)

従来例の図9に示す方式で半導体デバイス1を基板6に実装する。その際、基板6としてアルミナ基板を用い、パンプ電極3は金で形成し、端子電極5にはインジウムめっきを施す。パンプ電極3と端子電極5とを位置合わせした後、治具で半導体デバイス1を加圧しながら17

0℃に加熱してパンプ電極3と端子電極5とを接続する。さらに、半導体デバイス1と基板6の間隙にシリコーン封止材(無応力タイプ)を注入し硬化させて、封止層10を形成する。

【0072】(比較例4)

従来例の図10に示す方式で半導体デバイス1を基板6

に実装する。その際、パンプ電極3は金で形成し、端子電極5の上に金めっき層11を形成し、その上にアクリル系封止材をコートする。パンプ電極3と端子電極5とを位置合わせした後、治具で半導体デバイス1を加圧しながら封止材を紫外線照射または加熱で硬化させて、封止層12を形成する。

【0073】（比較例5）

従来例の図11に示す方式で半導体デバイス1を基板6に実装する。その際、パンプ電極3は金で形成し、基板6をアルミナで構成する。基板6上にエポキシ系バインダー中に金粒子を分散させた異方導電性接着剤をコート*

*する。パンプ電極3と端子電極5とを位置合せした後、治具で半導体デバイス1を加圧しながら異方導電性接着剤を紫外線照射または加熱で硬化させて、異方導電性接着層13を形成し、パンプ電極3と端子電極5とを電気的かつ機械的に接続する。

【0074】実施例1～8、比較例1～5に示す半導体デバイスに使用した封止材の粘度とチクソトロピー指数及び封止材注入に要する時間を下記表2に示す。

【0075】

【表2】

		粘 度	チクソトロピー指数	注入時間
実施例1, 2	配合a	7 Pa・s	1.0	3.5分
実施例3	配合a	7 Pa・s	1.0	0.4分
実施例4	配合b	8 Pa・s	0.9	3分
実施例5	配合c	4 Pa・s	1.0	2.3分
実施例6	配合d	5 Pa・s	1.0	2.5分
実施例7, 8	配合e	11 Pa・s	1.0	0.6分
比較例1	配合f	7 Pa・s	4.8	100分以上
比較例2	配合g	120 Pa・s	1.3	45分

粘度 : E型粘度計で測定 25℃ 10rpm

チクソトロピー指数 : E型粘度計で測定 25℃ 1rpm/10rpm

注入時間 : 25℃で5mm角チップの半導体を封止するのに要する時間

【0076】実施例1～8では、注入時間が数分以内と短く、実用化に適していることが分かる。それに対し、比較例1, 2では、注入時間が数十分以上と長くなり、実用化には適していない。そして、このような注入時間と粘度及びチクソトロピー指数とは相関があることが示されている。すなわち、実施例1～8では、いずれも低粘度（100 Pa・s以下）でかつ低いチクソトロピー指数（1.1以下）を有しているので、封止材の封入時間

40

っている。したがって、封止材の粘度が100 Pa・s以下でチクソトロピー指数が1.1以下のときに、封止材の流動性が実用化に耐える程度まで向上することが分かる。

【0077】また、実施例1～8、比較例1～5に示した半導体デバイスの接続安定性を評価するため、耐環境性試験を行なった結果、及び環境試験の方法、条件を下記表3、表4にそれぞれ示す。

【0078】

【表3】

	高温放置	低温放置	熱衝撃	高湿放置	ハンダ耐熱
実施例1	○	○	○	○	○
実施例2	○	○	○	○	○
実施例3	○	○	○	○	○
実施例4	○	○	○	○	○
実施例5	○	○	○	○	○
実施例6	○	○	○	○	○
実施例7	○	○	○	○	○
実施例8	○	○	○	○	○
比較例1	○	○	×	○	×
比較例2	○	○	×	○	○
比較例3	○	○	×	○	○
比較例4	○	○	×	×	○
比較例5	×	○	○	×	×

【0079】

* * 【表4】

判断規準	各試験経過後の接続抵抗値が 200mΩ以下であれば○ 200mΩ以上であれば×
試験条件	
高温放置試験	150℃、1000hr 経過後の接続抵抗値
低温放置試験	-55℃、1000hr 経過後の接続抵抗値
熱衝撃試験	150~-55℃、500cycle 経過後の接続抵抗値
高湿度放置試験	121℃、100%、100hr 経過後の接続抵抗値
はんだ耐熱試験	270℃、10sec、5cycle 経過後の接続抵抗値

【0080】以下、上記各表に示される評価の結果について説明する。

【0081】実施例1～8では何れも各信頼性試験を通して接続安定性に問題が発生していない。また、そこ

に使用されている封止材はいずれも低粘度（ $100\text{ Pa}\cdot\text{s}$ 以下）でかつ低いチクソトロピー指数（ 1.1 以下）を有し、封止材の封入時間も短い。つまり、パンプ電極の構造や、基板の種類、各種添加剤、導電性接着剤の種類などの如何に拘らず、低粘度（ $100\text{ Pa}\cdot\text{s}$ 以下）で低いチクソトロピー指数（ 1.1 以下）を有する封止材を使用することで、耐熱衝撃性を初めとする耐環境性に優れ生産性も高い半導体装置の実装体を得られることを示している。

【0082】また、実施例1～8では、レオロジー改質剤として、充填材表面上の極性基が遊離酸と相互作用を行う機能よりも強く遊離酸との相互作用を行う機能を有するルイス塩基化合物を使用しているが、これらはレオロジーを改質するだけでなくポリエポキシドと酸無水物との反応触媒としても働くため、封止材の耐熱性等の対環境性を高めている。

【0083】一方、比較例1のように低粘度の封止材を用いた場合でもチクソトロピー指数が高い場合には、封止材注入に時間を要し、その後各信頼性試験をかけると、はんだ耐熱試験や熱衝撃試験において断線してしまう接続部も発生する。これは封止材注入時に封止材層に気泡が抱き込まれてしまい、試験時に封止層に負荷される熱応力が不均質になり導電接続部に損傷を与えているためと考えられる。

【0084】また、導電性接着剤に高い可撓性を有するものを用いた場合でも、封止材にフェノール硬化型エポキシ樹脂系等の高粘度の樹脂を用いた比較例2では、封止材を加熱して注入せざるを得ず注入時に接続抵抗値が高くなる接続部があらわれる。さらに、その後各信頼性試験をかけると、熱衝撃試験において接続部が不安定である箇所は断線してしまうところも発生する。これは封止材の粘度が高く、封止材注入時の応力により導電性接着剤の接合部が損傷するためと考えられる。

【0085】比較例3、4では熱衝撃試験において比較的短時間で接続が断線する。また比較例4では、高湿度試験においてもハンダ耐熱試験においても接続抵抗値の変化が大きい。これらの理由は、比較例3では接合部が熱応力を緩和できないため断線が発生すると考えられる。また、比較例4では封止材から発生する熱応力が大きいことと封止材の吸水率が高いためと考えられる。

【0086】比較例5では、高温放置試験、高湿度放置試験及びはんだ耐熱試験において接続抵抗値の上昇が著しい。これは、異方導電性接着剤のバインダーの耐湿性が低いことと高温での密着性が低いためと考えられる。なお、耐湿性の高いバインダーで構成されている異方導電性接着剤を用いた場合には、熱衝撃試験において接続部の断線が生じる。

【0087】これらの評価結果からわかるように、本発明による半導体装置の実装体は、どのような環境においても高い信頼性が得られている。ところが、従来は、樹

脂バインダーとしてポリエポキシドと酸無水物（硬化剤）とを含むものは、従来導電性接着剤によるフリップチップ実装工程における封止材として一般に使用されていなかった。その理由は、ポリエポキシドと酸無水物（硬化剤）とからなる樹脂バインダーを半導体装置の実装における封止材として用いると、封止材のチクソトロピー指数が高くなるため半導体デバイスと基板の間隙の一部にしか注入できないという問題が生じるためと思われる。

【0088】そこで、本発明では、チクソトロピー指数が高いという問題が、酸無水物に含まれる遊離酸と絶縁性充填物（フィラー）表面上の極性基間との相互作用のためであることを突き止め、この問題を当該相互作用を阻害する手段を講ずることで解消できることを見出した。

【0089】また、樹脂バインダーとして、ポリエポキシドと酸無水物（硬化剤）とを含むものが従来封止材として使用されていなかったもう一つの理由は、ポリエポキシドと酸無水物（硬化剤）とからなる樹脂バインダーは高湿度雰囲気中では加水分解を起こすことが一般的に知られているため、これらを封止材として用いると、導電性接着剤による接続の耐湿性、信頼性に問題が生じると考えられていたためと思われる。

【0090】そこで、本発明では、上記各実施例に示されるように、酸無水物（特にトリアルキルテトラエチレンハイドロフタル酸無水物を主成分とするもの）を硬化剤として用いた樹脂バインダーを半導体装置のフリップチップ実装工程における封止材として使用しても、形成される封止層は十分実用に耐える耐湿性を有することを確認した。また、かかる組成を有する樹脂バインダーを主成分とする封止材は粘度が低く、チクソトロピー指数も低いので、室温程度の低温状態で注入しても迅速かつ小さな間隙に浸透し得るという良好な特性を有することを見出した。そして、これらの特性から、高い耐熱衝撃性等の優れた各特性を発揮することができる。

【0091】それに対し、表1の配合fからなる樹脂バインダーをフリップチップ実装工程に使用した従来の半導体装置の実装体では、封止材が高いチクソトロピー指数を有することから、封止層に気泡が抱き込みはんだ耐熱試験や熱衝撃試験時に導電接続部が損傷を受けるものと思われる。また、表1の配合gからなる樹脂バインダーをフリップチップ実装工程に使用した従来の半導体装置の実装体では、高い粘度を有することから、 $70\sim 80^\circ\text{C}$ 程度に樹脂バインダーを加熱した状態で注入する必要があるため、導電接続部に損傷を受け耐衝撃特性が悪化するものと思われる。

【0092】

【発明の効果】本発明の半導体装置の実装方法によれば、上記封止材を利用して半導体装置を基板に搭載するようにしたので、製造コストの低減を図りつつ、電氣的

接続信頼性の良好な半導体装置の実装体を製造することができる。

【図面の簡単な説明】

【図1】実施形態に係る半導体装置の構造を示す断面図である。

【図2】図1に示す半導体装置の接続部を拡大詳示する部分断面図である。

【図3】実施形態に係るスタッドバンプ方式により形成される半導体装置の構造を示す断面図である。

【図4】実施形態に係る半導体装置のフリップチップ実装工程における構造の変化を示す断面図である。

【図5】実施形態に係る半導体装置のフリップチップ実装工程の手順を示すフローチャート図である。

【図6】実施形態で使用される樹脂バインダー中のビスフェノール型エポキシ樹脂の一般的な構造式を示す図である。

【図7】実施形態で使用される樹脂バインダー中のトリアルキルテトラヒドロフタル酸の一般構造式を示す図である。

【図8】はんだバンプ電極によって接続された従来の半導体装置の構造を示す断面図である。

【図9】低融点金属層によって接続された従来の半導体*

* 装置の構造を示す断面図である。

【図10】封止樹脂の硬化収縮応力によって接続された従来の半導体装置の構造を示す断面図である。

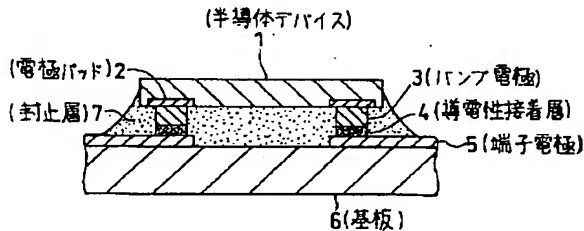
【図11】異方導電性接着剤によって接続された従来の半導体装置の構造を示す断面図である。

【図12】導電性接着剤によって接続された従来の半導体装置の構造を示す断面図である。

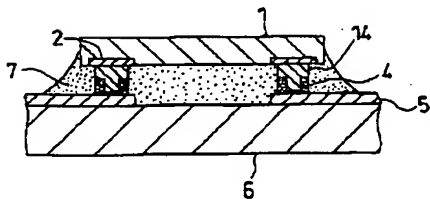
【符号の説明】

- 1 半導体デバイス
- 2 電極パッド
- 3 バンプ電極
- 4 導電性接着層
- 5 端子電極
- 6 基板
- 7 封止層
- 8 はんだバンプ電極
- 9 めっき層
- 10 封止層
- 11 金めっき層
- 12 封止層
- 13 異方導電性接着層

【図1】

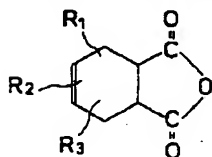


【図3】

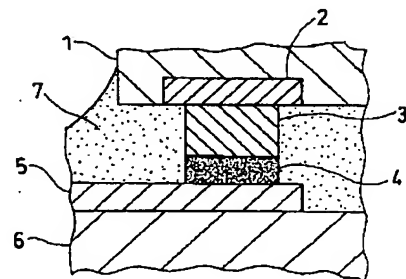


【図7】

トリアルキルテトラヒドロフタル酸

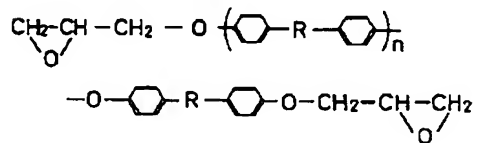


【図2】

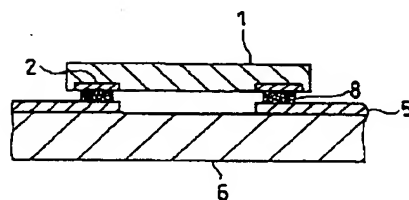


【図6】

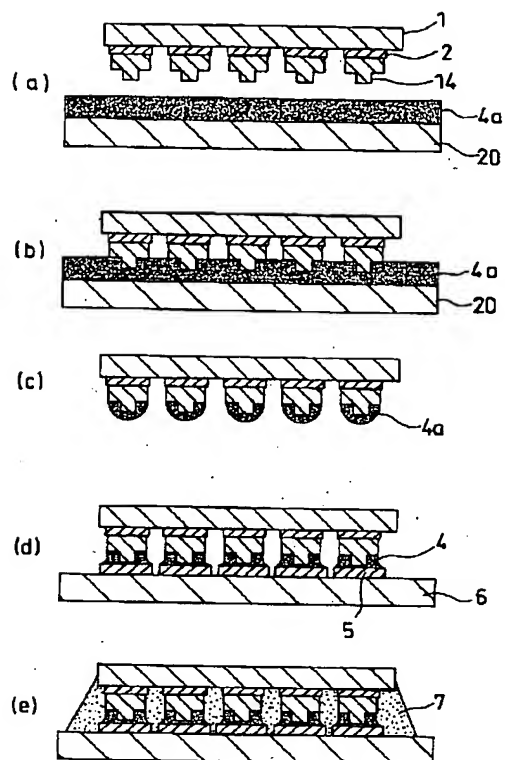
ビスフェノール型エポキシ樹脂



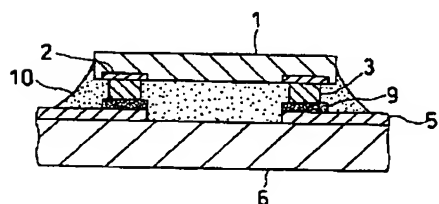
【図8】



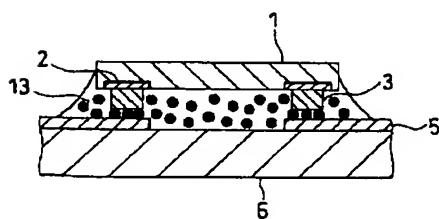
【図4】



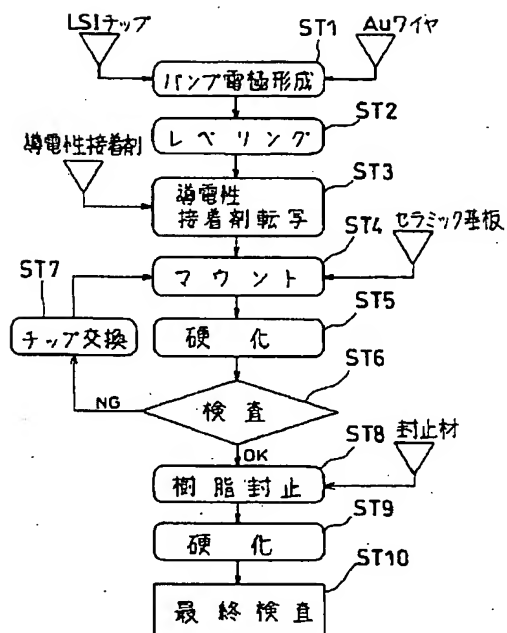
【図9】



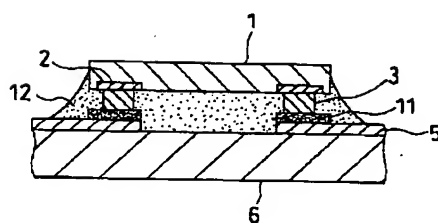
【図11】



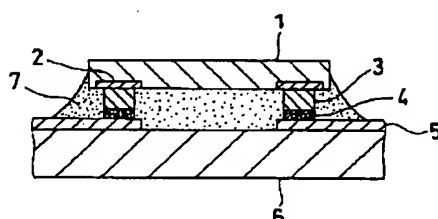
【図5】



【図10】



【図12】



フロントページの続き

(72)発明者 原田 充
大阪府門真市大字門真1006番地 松下電
器産業株式会社内
(72)発明者 別所 芳宏
大阪府門真市大字門真1006番地 松下電
器産業株式会社内

(56)参考文献 特開 平5-315395(JP, A)
特開 昭56-93749(JP, A)
特開 平4-33916(JP, A)

(58)調査した分野(Int.Cl.⁷, DB名)

H01L 21/60

H01L 21/56